

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

**ELECTRON EMITTING ELEMENT, ELECTRON SOURCE, AND  
MANUFACTURE OF IMAGE FORMING DEVICE**

Patent Number: JP2000173451  
Publication date: 2000-06-23  
Inventor(s): AEBA TOSHIAKI; UENO RIE; MOTOI YASUKO; NAKAMURA HISAMI; SHIBATA  
MASAAKI; YAMANOBE MASATO  
Applicant(s):: CANON INC  
Requested  
Patent: ☐ JP2000173451 (JP00173451)  
Application  
Number: JP19980348453 19981208  
Priority Number  
(s):  
IPC  
Classification: H01J9/02 ; H01J1/316 ; H01J29/04 ; H01J31/12  
EC Classification:  
Equivalents:

---

**Abstract**

---

**PROBLEM TO BE SOLVED:** To provide a stable and long life electron emitting characteristic and to control the degradation of an element caused by discharge, by forming a clearance in a part of a thin conductive film, arranging first films having carbon in this clearance and on the thin conductive film, and arranging a second film having carbon on the first film having carbon.

**SOLUTION:** A pair of element electrodes 2, 3 is facingly arranged on a board 1, and a thin conductive film 4 is separated right and left and is facingly arranged on the surface of the board 1 on the both sides of a clearance 6 formed in a part of the thin conductive film 4 in a forming process or the like. Films 10 having carbon as a deposit are arranged on the board 1 in a first clearance, namely the clearance 6 and on the thin conductive film 4 close to it. These films 10 having carbon are facingly arranged transversely to the surface of the board 1, on the both sides of a second clearance, namely a clearance 7, placed in the clearance 6. The films 10 having carbon as the deposit are deposited over the element electrodes 2, 3 and can be interconnected depending on a condition such as a distance L between the element electrodes.

---

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-173451  
(P2000-173451A)

(43) 公開日 平成12年6月23日 (2000.6.23)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード <sup>*</sup> (参考)
H 0 1 J 9/02		H 0 1 J 9/02	E 5 C 0 3 1
1/316		1/30	E 5 C 0 3 6
29/04		29/04	
31/12		31/12	C

審査請求 未請求 請求項の数7 O L (全 17 頁)

(21) 出願番号 特願平10-348453

(22) 出願日 平成10年12月8日 (1998.12.8)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 齋場 利明

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(72) 発明者 上野 理恵

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(74) 代理人 100090538

弁理士 西山 恵三 (外2名)

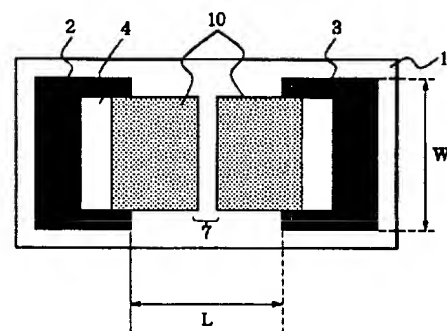
最終頁に続く

(54) 【発明の名称】 電子放出素子、電子源及び画像形成装置の製造方法

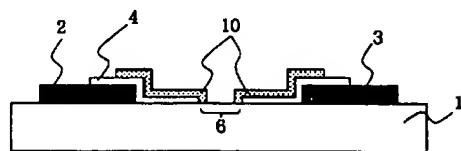
(57) 【要約】

【課題】 導電性薄膜の間隙近傍に堆積する炭素を主成分とする堆積物の耐熱性を向上し電子放出特性が長時間に渡り安定な電子放出素子を提供する。

【解決手段】 基体上に対向して配された一対の電極間を、電気的に接続するように配された導電性薄膜の一部に間隙を形成する工程と、有機物を含むガスを、間隙および導電性薄膜に接触させた状態で、一対の電極に電圧を印加することにより、間隙内及び導電性薄膜上に炭素を有する第一の膜を配する第一の電圧印加工程と、炭素を有する第一の膜を加熱する加熱工程と、有機物を含むガスを、炭素を有する第一の膜に接触させた状態で、一対の電極に電圧を印加することにより、炭素を有する第一の膜上に、炭素を有する第二の膜を配する第二の電圧印加工程とを有することを特徴とする。



(A)



(B)

## 【特許請求の範囲】

【請求項1】 基体上に対向して配された一対の電極間を、電気的に接続するように配された導電性薄膜の一部に間隙を形成する工程と、有機物を含むガスを、該間隙および該導電性薄膜に接触させた状態で、該一対の電極に電圧を印加することにより、該間隙内及び該導電性薄膜上に炭素を有する第一の膜を配する第一の電圧印加工程と、該炭素を有する第一の膜を加熱する加熱工程と、有機物を含むガスを、該炭素を有する第一の膜に接触させた状態で、該一対の電極に電圧を印加することにより、該炭素を有する第一の膜上に、炭素を有する第二の膜を配する第二の電圧印加工程と、を有することを特徴とする電子放出素子の製造方法。

【請求項2】 前記第一および、または第二の電圧印加工程で印加する電圧が、パルス状であることを特徴とする請求項1に記載の電子放出素子の製造方法。

【請求項3】 前記加熱工程の温度が、250℃以上であることを特徴とする請求項1または2に記載の電子放出素子の製造方法。

【請求項4】 前記加熱工程の温度が、450℃以下であることを特徴とする請求項3に記載の電子放出素子の製造方法。

【請求項5】 前記加熱工程が、窒素および酸素を含むガスを前記炭素を有する膜に接触させた状態で行われることを特徴とする請求項1乃至4のいずれかに記載の電子放出素子の製造方法。

【請求項6】 基体上に複数配置した電子放出素子を有する電子源の製造方法であって、該電子放出素子が、請求項1乃至5のいずれかに記載の製造方法により製造されることを特徴とする電子源の製造方法。

【請求項7】 電子源と、画像形成部材とを有する画像形成装置の製造方法であって、該電子源が請求項6に記載の製造方法により製造されることを特徴とする画像形成装置の製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電子放出素子、電子源及び画像形成装置の製造方法に関する。

【0002】

【従来の技術】 従来より、電子放出素子としては大別して熱電子放出素子と冷陰極電子放出素子を用いた2種類のもの知られている。冷陰極電子放出素子には電界放出型（以下、「FE型」という。）、金属／絶縁層／金属型（以下、「MIM型」という。）や表面伝導型電子放出素子等がある。FE型の例としてはW. P. Dyke & W. W. Dolan, "Field emission", *Advance in Electron Physics*, 8, 89 (1956) あるいはC.

A. Spindt, "Physical Properties of thin-film field emission cathodes with molybdenum cones", *J. Appl. Phys.*, 47, 5248 (1976) 等に関示されたものが知られている。

【0003】 MIM型の例としてはC. A. Mead, "Operation of Tunnel-emission Devices", *J. Apply. Phys.* 32, 646 (1961) 等に関示されたものが知られている。

【0004】 表面伝導型電子放出素子の例としては、M. I. Elinson, *Radio Eng. Electron Phys.*, 10, 1290, (1965) 等に関示されたものがある。

【0005】 表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン等によるSnO<sub>2</sub>薄膜を用いたもの、Au薄膜によるもの〔G. Dittmer, *Thin Solid Films*, 9, 317 (1972)〕、In<sub>2</sub>O<sub>3</sub>/SnO<sub>2</sub>薄膜によるもの〔M. Hartwell and C. G. Fonsted, *IEEE Trans. ED Conf.*, 519 (1975)〕、カーボン薄膜によるもの〔荒木久他：真空、第26巻、第1号、22頁(1983)〕等が報告されている。

【0006】 本出願人は、表面伝導型電子放出素子とその応用に関し、多数の提案を行っている。その構成、製造方法などは、例えば特開平7-235255号公報、特開平8-171849号公報などに開示されている。

【0007】 以下ではその要点を簡単に説明する。

【0008】 上記の表面伝導型電子放出素子は、図5(a)、(b)に模式的に示すように、基体1上に対向する一対の素子電極2、3と、該素子電極に接続されその一部に電子放出部5を有する導電性膜4とを有してなる。図5(a)は平面図、図5(b)は断面図である。5は、上記導電性膜の一部が、破壊・変形ないし変質され、間隙が形成された部分であり、間隙内部及びその近傍の導電性薄膜上には、活性化と呼ばれる工程により、炭素及び／または炭素化合物を主成分とする堆積物が形成されている。これにより放出される電子の量が大幅に増大する。

【0009】 上記導電性膜は、後述する通電による処理（フォーミング工程）で間隙部を好ましい状態に形成するためには、導電性微粒子により構成される。

【0010】

【発明が解決しようとする課題】 表面伝導型電子放出素子については、適用した画像形成装置が明るい表示画像を長期にわたり安定して提供できるよう、更に安定で長

寿命な電子放出特性が要望されている。安定的に制御し得る電子放出特定と長寿命化がなされれば、例えば蛍光体を画像形成部材とする画像形成装置においては、明るい高品位な画像形成装置、例えばフラットテレビが実現できる。

【0011】更に表面伝導型電子放出素子については、適用した画像形成装置が明るい表示画像を長期にわたり安定して提供できるよう、放電による素子の劣化を更に制御することも要望されている。画像形成装置では電子放出素子から放出された電子が数kVの電圧を印加されたアノードとなるフェースプレートに達し、蛍光体を発光させる。電子放出部の近傍の吸着物、あるいは前述の活性化工程により導電性薄膜の間隙部近傍に堆積した堆積物である炭素を有する膜が駆動時に加熱されることで局部的な脱ガスを生じる場合がある。そして、この脱ガスに起因すると思われる放電等で、導電性薄膜に過電流が流れ、導電性薄膜や電極を破壊することにより、素子の劣化を引き起こす場合があり、こうした放電を抑制することも要望されている。また放電による素子の劣化はアノード電圧が高いほど顕著になるので、放電を抑制できればアノード電圧を充分高くとれるようになり、画像形成装置の輝度を上げることも可能となる。

【0012】更には、上述した局部的な脱ガスを伴う素子を高密度に配列すると、隣接する素子間の距離が近いので、1つの素子の放電現象が、隣接する素子まで及び易い、又、単位面積当りのガス放出量が多く、その結果放電現象による素子特定の劣化現象が多数の素子に及ぶ可能性があった。

【0013】以上により本発明の課題は、表面伝導型電子放出素子において(1)安定で長寿命な電子放出特性、(2)放電による素子の劣化の制御を実現することによって、活性化工程を経た表面伝導型電子放出素子を適用した画像形成装置が明るい表示画像を長期にわたり安定して提供できるようにすることである。

【0014】

【課題を解決するための手段】そこで、本発明者らは上記問題点を鑑みて検討した結果、本発明の第一は、基体上に対向して配された一对の電極間を、電氣的に接続するように配された導電性薄膜の一部に間隙を形成する工程と、有機物を含むガスを、該間隙および該導電性薄膜に接触させた状態で、該一对の電極に電圧を印加することにより、該間隙内及び該導電性薄膜上に炭素を有する第一の膜を配する第一の電圧印加工程と、該炭素を有する第一の膜を加熱する加熱工程と、有機物を含むガスを、該炭素を有する第一の膜に接触させた状態で、該一对の電極に電圧を印加することにより、該炭素を有する第一の膜上に、炭素を有する第二の膜を配する第二の電圧印加工程とを有することを特徴とする電子放出素子の製造方法を用いることにより、電子放出特性が長時間安定な電子放出素子を提供するものである。

【0015】また、上記本発明は、さらにその特徴として、前記第一および、または第二の電圧印加工程で印加する電圧がパルス状であることであり、また、前記加熱工程の温度は、250℃以上であることが好ましく、さらには、450℃以下であることであり、また、前記加熱工程が、窒素および酸素を含むガスを前記炭素を有する膜に接触させた状態で行われることであり、また、基体上に複数配置した電子放出素子を有する電子源の製造方法においては、電子放出素子が、前記製造方法により製造されることであり、さらには、電子源と、画像形成部材とを有する画像形成装置の製造方法においては、電子源が前記の製造方法により製造されること、をも含むものである。

【0016】(作用)本発明の電子放出素子の製造方法によれば、グラファイトに近い構造を有する耐熱性に優れた膜厚の厚い炭素を有する膜が広範囲に渡って得られる。このため、電子放出素子を駆動した際に温度上昇が生じた場合も、堆積物である炭素を有する膜からの種々のガス放出や堆積物自身の組成変化等が抑制される。

【0017】さらには、導電性薄膜が微粒子で構成される場合には、電子放出素子の製造工程や画像形成装置の製造工程における高温プロセスや、前述の駆動時の温度上昇により、微粒子膜が例えば凝集などを生じて素子特性に与える影響を極力抑えることができ、長時間に渡り素子特性が安定で長寿命な電子放出素子が得られる。

【0018】また、前記したように堆積物からの種々のガス放出すなわち電子放出素子からの脱ガスが抑制されるため、電子放出素子近傍の局所的な分圧の上昇に起因する、炭素を有する膜が対向している間隙近傍での放電も抑制される。

【0019】

【発明の実施の形態】以下、図面を参照しながら本発明の製造方法により得られる電子放出素子について説明する。

【0020】図1(A)、(B)は本発明の電子放出素子を模式的に現した平面図と断面図である。基板1上に一对の素子電極2、3が対向して配置されており、後述するフォーミング工程等により導電性薄膜4の一部に形成された間隙6を置いて、導電性薄膜4が基板1表面に対して横方向に対向している。そして、導電性薄膜4が素子電極2、3の表面を覆うことで、一对の電極と導電性薄膜とが電氣的に接続されている。尚、図1(A)、

(B)では導電性薄膜4は間隙6を境に、左右に分離して対向配置されて示されているが、間隙6の一部で繋がっている場合がある。

【0021】さらに、後述する活性化工程により、第一の間隙である間隙6内の基板1上およびその近傍の導電性薄膜4上に、堆積物である、炭素を有する膜10が配される。尚、本発明に於いては、堆積物と、炭素を有する膜は同一のものを指す。

【0022】また、炭素を有する膜10は、間隙6内に配された、第二の間隙である間隙7を置いて、基板1表面に対して横方向に対向して配される。

【0023】この堆積物10は、素子電極間距離(L)や後述する活性化条件などによっては、図に示すように素子電極2、3上にまで堆積し、場合によっては、導電性薄膜4を介さずに素子電極と直接接続することができる。

【0024】尚、図1では間隙7を境に、炭素を有する膜10が左右に分離されて対向配置されて示されているが、炭素を有する膜は間隙7の一部で繋がっている場合もある。

【0025】次に本発明の実施態様の製造方法において、素子電極、導電性膜を形成する工程、フォーミング工程を、図2A~Cを用いて、簡単に説明する。

【0026】1) 基板1を洗剤、純水および有機溶剤等を用いて十分に洗浄し、真空蒸着法、スパッタ法等により素子電極材料を堆積後、例えばフォトリソグラフィ技術を用いて基板1上に素子電極2、3を形成する(図2A)。

【0027】2) 素子電極2、3を設けた基板1に、有機金属化合物の溶液を塗布して、有機金属化合物薄膜を形成する。有機金属化合物薄膜を加熱焼成処理し、リフトオフ、エッチング等によりバターニングし、導電性薄膜4を形成する(図2B)。ここでは、有機金属溶液の塗布法を挙げて説明したが、導電性薄膜4の形成法はこれに限られるものでなく、真空蒸着法、スパッタ法、化学的気相堆積法、分散塗布法、ディッピング法、スピナー法等を用いることもできる。また、上記の有機金属化合物の溶液をインクジェット装置により所望の一に液滴として付与する方法を用いることもでき、この場合はリフトオフやエッチングによるバターニング工程は不要となる。

【0028】3) つづいて、フォーミング工程を施す。このフォーミング工程の方法の一例として通電処理による方法を説明する。導電性膜を形成した上記電子放出素子を、真空装置内に設置し、内部を例えば $1 \times 10^{-5}$  Torr程度の圧力となるように排気し、素子電極2、3間に、不図示の電源を用いて、通電を行うと、導電性薄膜4に、間隙6が形成される(図2C)。

【0029】電圧波形は、パルス波形が、好ましい。これにはパルス波高値を定電圧としたパルスを連続的に印加する図4aに示した手法とパルス波高値を増加させながら、電圧パルスを印加する図4bに示した手法がある。

【0030】図4aにおけるT1及びT2は電圧波形のパルス幅とパルス間隔である。通常T1は $1 \mu\text{sec.} \sim 10 \text{ msec.}$ 、T2は、 $10 \mu\text{sec.} \sim \text{数} 100 \text{ msec.}$ の範囲で設定される。三角波の波高値は、表面伝導型電子放出素子形態に応じて適宜選択され

る。このような条件のもと、例えば、数秒から数十分間電圧を印加する。パルス波形は三角波に限定されるものではなく、矩形波など所望の波形を採用することができる。

【0031】図4bにおけるT1及びT2は、図4aに示したのと同様とすることができる。三角波の波高値は、例えば0.1Vステップ程度づつ、適当なレートで増加させることができる。

【0032】通電フォーミング処理の終了は、上記のフォーミング用のパルス電圧の間に、導電性薄膜4を局所的に破壊、変形しない程度のパルス電圧を挿入し、その時の電流を測定して抵抗値を検知することにより決定することができる。例えば0.1V程度の電圧印加により流れる素子電流を測定し、抵抗値を求めて、 $1 \text{ M}\Omega$ 以上の抵抗を示した時、通電フォーミングを終了させる。

【0033】なお、フォーミング工程の方法としては、上記の方法以外でも、間隙6が適切に形成される方法であれば採用することができる。

【0034】4-1) 次いで第1の電圧印加工程である活性化工程を行う。本発明の活性化工程は、有機物質を含有するガスを少なくとも、前述のフォーミングで形成した間隙6内及び間隙6近傍の導電性膜に接触させた状態(例えば、上記ガス雰囲気中に素子を配置)で、上記一対の素子電極間にパルス電圧を繰り返し印加して、間隙6内の基板上及びその周囲の導電性薄膜上に炭素を有する膜を堆積させる工程である。この工程により素子に流れる電流である素子電流 $I_f$ は著しく変化し、また、電子放出電流 $I_e$ も増大する。活性化工程の終了判定は、素子電流 $I_f$ を測定しながら、適宜行う。なおパルス幅、パルス間隔、パルス波高値などは適宜設定される。

【0035】ここで本発明の活性化工程においては、用いられる有機物質を含有するガスとは、蒸気圧があまり高くなく、かつ重合しやすい有機物質のガスを含有する雰囲気が好ましい。この条件を満たすものとしては具体的には、気化したトルニトリルを含有する雰囲気が挙げられるが、間隙6内部及びその周囲の堆積物の形成に不都合がなければ、特に制限されるものではない。またこの雰囲気は、例えばイオンポンプなどにより一旦十分に排気した真空中に適当な有機物質のガスを導入することなどによって得られる。さらにこのときの好ましい有機物質のガス圧は、前述の応用の形態、真空容器の形状や、有機物質の種類などにより異なるため場合に依り適宜設定される。

【0036】またここで堆積物10を構成する炭素とは、例えばグラファイト(いわゆるHOPG、PG、GCを包含する、HOPGはほぼ完全なグラファイトの結晶構造、PGは結晶粒が $200 \text{ \AA}$ 程度で結晶構造がやや乱れたもの、GCは結晶粒が $20 \text{ \AA}$ 程度になり結晶構造の乱れがさらに大きくなったものを指す。)、非晶質カ

ーボン（アモルファスカーボン及び、アモルファスカーボンと前記グラファイトの微結晶の混合物を指す）である。

【0037】さらにここで堆積物10を構成する炭素は、グラファイトの002面に相当する格子縞が配向生を持ち、かつその配向方向が下地表面に対し略法線方向にあるように観察される箇所を有している。またその格子縞の間隔が3.5Å〜4.7Åの範囲とするものが観察される箇所を有している。

【0038】4-2) 次いで炭素を有する膜の加熱工程10である焼成工程を行う。本発明の焼成工程は、格子縞の配向方向が下地表面に対し略法線方向にある炭素を有する膜以外の堆積物を加熱により除去する工程である。また焼成工程が基体の温度が250〜450℃で行われることが好ましい。さらに焼成工程が行われる雰囲気としては、N<sub>2</sub>とO<sub>2</sub>を含む混合ガス雰囲気が挙げられるが、格子縞の配向方向が下地表面に対し略法線方向にある炭素を有する膜以外の堆積物の加熱による除去に不都合がなければ、特に制限されるものではない。

【0039】4-3) 次いで第2の電圧印加工程である20再活性化工程を行う。本発明の再活性化工程は、上述の活性化工程と同様な方法を用いて、間隙6内の基板上及びその周囲の導電性薄膜上に炭素を堆積させる工程である。この工程により、格子縞の配向方向が下地である基板及び導電性膜表面に対し略法線方向にある炭素を有する膜上に新たに炭素を有する膜が形成される。活性化工程の終了判定は、素子電流I<sub>f</sub>を測定しながら、適宜行う。なおパルス幅、パルス間隔、パルス波高値などが適宜設定される。再活性化工程では、通常は第1の電圧印加工程である上記活性化工程と同じ有機物質のガスを含30有する雰囲気中で行われる。またこの雰囲気は、例えばイオンポンプなどにより一旦十分に排気した真空中に適当な有機物質のガスを導入することなどによって得られる。さらにこのときの好ましい有機物質のガス圧は、前述の応用の形態、真空容器の形状や、有機物質の種類などにより異なるため場合に依り適宜設定される。

【0040】第二の電圧印加工程までを経て、間隙6内および導電性薄膜上に堆積した炭素を有する膜は、前述の第一の電圧印加工程により堆積した炭素を有する膜よりも、前述の格子間隔が3.5Å以上4.7Å以下のグ40ラファイトの002面に相当する格子縞が、広範囲に渡ってより顕著に観察される。

【0041】図18(A)、(B)は、上記第一の電圧印加工程、第一の電圧印加工程で堆積した炭素を有する膜を加熱する加熱工程（焼成工程）、および、第二の電圧印加工程を経ることにより形成された炭素を有する膜を模式的に示した図である。図18(A)は、間隙6内の基板上および導電性薄膜上で観察される格子縞を模式的に示した断面図であり、図18(B)は、図18(A)の一部を拡大して示した断面模式図である。

【0042】図18(B)に模式的に示した様に、本発明の炭素を有する膜10で観察されるグラファイトの002面に相当する格子縞は、基板および導電性薄膜表面に対し略法線方向に配向性を有している。

【0043】尚、格子縞が配向性を有する方向は、図18に示した基体表面に対する法線から±30度の範囲にある。ここでいう格子縞の配向性を有する方向とは、格子縞が重なる方向（格子縞に対し垂直方向）を指す。

【0044】又、格子縞の間隔は、3.7Å以上4.7Å以下のものがほとんどであり、さらに、格子縞が配向性を有する方向は、前述の第二の間隙である間隙7から電極2及び3に近づくに従って、無秩序に乱れる傾向を示す。

【0045】図18(A)及び(B)に示された本発明の炭素を有する膜の格子縞及び、格子縞が配向性を有する方向、さらには格子縞の間隔は、以下のようにして評価および観察される。

【0046】評価方法の一例としてFIB（集束イオンビーム）-断面TEM（透過電子顕微鏡）法を挙げるが、堆積物10の配向性の評価に不都合がなければ特に限定されるものではない。

【0047】ここで断面TEM観察用試料作製にFIB加工を用いているので、間隙6、7を含むようにして長さ数10μmの領域で厚さ100nm以下の薄片部を作製することが可能であり、間隙6内とその近傍の堆積物10の断面をTEMによって評価することが可能である。

【0048】次にTEMによる堆積物の配向性の評価方法であるが、主に以下に示す3つの方法が挙げられる。

(1) 堆積物の高倍率のTEM像を撮影し堆積物の格子縞を観察する。ここで格子縞の方向から配向方向が、格子縞の間隔から面間隔が求まる。

(2) 堆積物にマイクロプローブを照射したときに得られる回折図形を撮影し、回折リングの強度分布を測定する。このとき配向がある場合には回折リングの強度分布は不均一になり、回折リングの強度が強い方向が配向方向となる。また回折リングの強度極大の位置と回折図形の原点との距離から格子縞の間隔が求まる。

(3) 堆積物の高倍率のTEM像の格子縞を撮影した像にフーリエ変換を行なって回折図形を求めて、回折リングの強度分布を測定する。このとき配向がある場合には回折リングの強度分布は不均一になり、回折リングの強度が強い方向が配向方向となる。また回折リングの強度極大の位置と回折図形の原点との距離から格子縞の間隔が求まる。

【0049】ここで(2)、(3)のように回折図形を得たのちに、配向方向の回折リングの強度と、それと直交する方向の回折リングの強度を比較（例えば強度比をとる）することにより、配向の強さを数値化することも50できる。

【0050】ただし以上の方法は原理的に等価であるので、堆積物の配向性の評価にどの方法を用いても特に構わない。

【0051】尚、ここでは、炭素を有する膜を堆積させる工程として、第一の電圧印加工程と、第一の電圧印加工程で堆積した炭素を有する第一の膜を加熱する加熱工程と、上記炭素を有する第一の膜のうち加熱工程により残留した炭素を有する第一の膜上に、炭素を有する第二の膜を堆積させる第二の電圧印加工程を示したが、本発明はこれに限らず、上記炭素を有する膜を堆積させる工程と、堆積した炭素を有する膜を加熱する加熱工程を1サイクルとして複数サイクル繰り返すこともできる。

【0052】複数サイクル繰り返すことで、耐熱性に優れた炭素を有する膜をより厚く、広範囲に形成することが可能となるので、より耐久性を増すには複数サイクル繰り返すことが好ましい。

【0053】5) 以上のような工程を経て得られた電子放出素子は、安定化工程を行うことが好ましい。この工程は、電子放出素子に吸着している余分な有機物質分子などを除去する工程である。上記電子放出素子を真空容器内に設置し、容器内を排気する。これに用いる真空排気装置は、装置から発生するオイルが真空容器内に拡散しないよう、オイルを使用しないのを用いるのが好ましい。具体的には、ソーブションポンプとイオンポンプの組み合わせた真空排気装置等である。

【0054】真空容器内の有機成分の分圧は、上記の炭素及び炭素化合物がほぼ新たに堆積しない分圧で $1 \times 10^{-8}$  Torr以下が好ましく、さらには $1 \times 10^{-10}$  Torr以下が特に好ましい。さらに真空容器内を排気するときには、真空容器全体を加熱して、真空容器内壁や、電子放出素子に吸着した余分な有機物質分子を排気し易くするのが好ましい。このときの加熱条件は、 $80 \sim 250^\circ\text{C}$ が好ましくは $150^\circ\text{C}$ 以上で、できるだけ長時間処理するのが望ましいが、特にこの条件に限るものではなく、真空容器の大きさや形状、電子放出素子の構成などの諸条件により適宜選ばれる条件により行う。真空容器内の圧力は極力低くすることが必要で、 $1 \times 10^{-7}$  Torr以下が好ましく、さらに $1 \times 10^{-8}$  Torr以下が特に好ましい。

【0055】安定化工程を行った後の、駆動時の雰囲気は、上記安定化処理終了時の雰囲気を維持するのが好ましいが、これに限るものではなく、有機物質が十分除去されていれば、真空度自体は多少低下しても十分安定な特性を維持することが出来る。

【0056】このような真空雰囲気を採用することにより、新たな炭素あるいは炭素化合物の堆積を抑制でき、また真空容器や基板などに吸着した $\text{H}_2\text{O}$ 、 $\text{O}_2$ なども除去でき、結果として素子電流 $I_f$ 、放出電流 $I_e$ が、安定する。

【0057】上述した工程を経て得られた本発明を適用

可能な電子放出素子の基本特性について図3、図7を参照しながら説明する。

【0058】図3は、真空処理装置の一例を示す模式図であり、この真空処理装置は測定評価装置としての機能をも兼ね備えている。図3において、35は真空容器であり、36は排気ポンプである。真空容器35内には電子放出素子が配されている。即ち、1は電子放出素子を構成する基体であり、2及び3は素子電極、4は導電性薄膜、5は電子放出部である。31は、電子放出素子に素子電圧 $V_f$ を印加するための電源、30は素子電極2、3間の導電性薄膜4を流れる素子電流 $I_f$ を測定するための電流計、34は素子の電子放出部より放出される放出電流 $I_e$ を捕捉するためのアノード電極である。33はアノード電極34に電圧を印加するための高圧電源、32は素子の電子放出による放出電流 $I_e$ を測定するための電流計である。一例として、アノード電極の電圧を $1\text{ kV} \sim 10\text{ kV}$ の範囲とし、アノード電極と電子放出素子との距離 $H$ を $2\text{ mm} \sim 8\text{ mm}$ の範囲として測定を行うことができる。

【0059】真空容器35内に、真空計等の真空雰囲気下での測定に必要な機器が設けられていて、所望の真空雰囲気下での測定評価を行えるようになっている。電源31が十分な電力を供給できるものであればこの装置により上記フォーミング工程に用いることができるのは言うまでもない。

【0060】また、真空処理装置の全体を、ヒーターにより加熱できるようにすれば、上記の安定化工程に使用することもできる。

【0061】図7は、図3に示した真空処理装置を用いて測定された放出電流 $I_e$ 、素子電流 $I_f$ と素子電圧 $V_f$ の関係を模式的に示した図である。図7においては、放出電流 $I_e$ が素子電流 $I_f$ に比べて著しく小さいので、任意単位で示している。なお、縦・横軸ともリニアスケールである。

【0062】図7からも明らかなように、本発明を適用可能な表面伝導型電子放出素子は、放出電流 $I_e$ に関して対する三つの特徴的性質を有する。

【0063】即ち、

(i) 本素子はある電圧(しきい値電圧と呼ぶ、図7中の $V_{th}$ )以上の素子電圧を印加すると急激に放出電流 $I_e$ が増加し、一方しきい値電圧 $V_{th}$ 以下では放出電流 $I_e$ がほとんど検出されない。つまり、放出電流 $I_e$ に対する明確なしきい値電圧 $V_{th}$ を持った非線形素子である。

(ii) 放出電流 $I_e$ が素子電圧 $V_f$ に単調増加依存するため、放出電流 $I_e$ は素子電圧 $V_f$ で制御できる。

(iii) アノード電極34に捕捉される放出電子の量は、素子電圧 $V_f$ を印加する時間に依存する。つまり、アノード電極34に捕捉される電子の量は、素子電圧 $V_f$ を印加する時間により制御できる。



【0064】以上の説明より理解されるように、本発明を適用可能な表面伝導型電子放出素子は、入力信号の応じて、電子放出特性を容易に制御できることになる。この性質を利用すると複数の電子放出素子を配して構成した電子現、画像形成装置等、多方面への応用が可能となる。

【0065】図7においては、素子電流  $I_f$  が素子電圧  $V_f$  に対して単調増加する（以下、「MI特性」という。）例を示した。上述した製造工程によっては、素子電流  $I_f$  が素子電圧  $V_f$  に対して電圧制御型負性抵抗特性（「VCNR特性」という。）を示す場合もあるが、上記安定化工程を行うことによりMI特性に変化する。

【0066】上記の特性を利用して、上記電子放出素子を基板上に複数配置した電子現を作成することが可能である。電子放出素子の配列については、種々のものが採用できる。

【0067】一例として、並列に配置した多数の電子放出素子の個々を両端で接続し、電子放出素子の行を多数個配し（行方向と呼ぶ）、この配線と直交する方向（列方向と呼ぶ）で、該電子放出素子の上方に配した制御電極（グリッドとも呼ぶ）により、電子放出素子からの電子を制御駆動するはしご型配置のものがある。これとは別に、電子放出素子をX方向及びY方向に行列状に複数個配し、同じ行に配された複数の電子放出素子の電極の一方を、X方向の配線に共通に接続し、同じ列に配された複数の電子放出素子の電極の他方を、Y方向の配線に共通に接続するものが挙げられる。このようなものは所謂単純マトリクス配置である。まず単純マトリクス配置について説明する。

【0068】表面伝導型電子放出素子については、前述したとおり（i）ないし（iii）の特性がある。即ち、表面伝導型電子放出素子からの放出電子は、しきい値電圧以上では、対向する素子電極間に印加するパルス状電圧の波高値と幅で制御できる。一方、しきい値電圧以下では、殆ど放出されない。この特性によれば、多数の電子放出素子を配置した場合においても、個々の素子に、パルス状電圧を適宜印加すれば、入力信号に応じて、表面伝導型電子放出素子を選択して電子放出量を制御できる。

【0069】以下この原理に基づき、本発明を適用可能な電子放出素子を複数配して得られる電子源基板について、図8を用いて説明する。図8において、81は電子源基板、82はX方向配線、83はY方向配線である。84は表面伝導型電子放出素子、85は結線である。

【0070】m本のX方向配線82は、 $Dx1$ 、 $Dx2$ 、 $\dots$ 、 $Dxm$ からなり、真空蒸着法、印刷法、スパッタ法等を用いて形成された導電性金属等で構成することができる。配線の材料、膜厚、巾は、適宜設計される。Y方向配線83は、 $Dy1$ 、 $Dy2$ 、 $\dots$ 、 $Dyn$ のn本の配線よりなり、X方

向配線82と同様に形成される。これらm本のX方向配線82とn本のY方向配線83との間には、不図示の層間絶縁層が設けられており、両者を電氣的に分離している。

【0071】不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等を用いて形成された $SiO_2$ 等で構成される。例えば、X方向配線82を形成した基板1の全面或は一部に所望の形状で形成され、特に、X方向配線82とY方向配線83の交差部の電位差に耐え得るように、膜厚、材料、製法が、適宜設定される。X方向配線82とY方向配線83は、それぞれ外部端子として引き出されている。

【0072】表面伝導型放出素子84を構成する一对の電極（不図示）は、m本のX方向配線82とn本のY方向配線83と導電性金属等からなる結線85によって電氣的に接続されている。

【0073】配線82と配線83を構成する材料、結線85を構成する材料及び一对の素子電極を構成する材料は、その構成元素の一部あるいは全部が同一であっても、またそれぞれ異なってもよい。これら材料は、例えば前述の素子電極の材料より適宜選択される。素子電極を構成する材料と配線材料が同一である場合には、素子電極に接続した配線は素子電極ということもできる。

【0074】X方向配線82には、X方向に配列した表面伝導型放出素子84の行を、選択するための走査信号を印加する不図示の走査信号印加手段が接続される。一方、Y方向配線83には、Y方向に配列した表面伝導型放出素子84の各列を入力信号に応じて、変調するための不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。

【0075】上記構成においては、単純なマトリクス配線を用いて、個別の素子を選択し、独立に駆動可能とすることができる。

【0076】次に、はしご型配置の電子源について図11を用いて説明する。

【0077】図11は、はしご型配置の電子源の一例を示す模式図である。図11において、1は電子源基板、111は表面伝導型電子放出素子である。112、 $Dx1 \sim Dx10$ は、電子放出素子111を接続するための共通配線である。電子放出素子111は、基板1上に、X方向に並列に複数個配されている（これを素子行と呼ぶ。）この素子行が複数個配されて、電子源を構成している。各素子行の共通配線間に駆動電圧を印加することで、各素子行を独立に駆動させることができる。即ち、電子ビームを放出させたい素子行には、電子放出しきい値以上の電圧を、電子ビームを放出しない素子行には、電子放出しきい値以下の電圧を印加する。各素子行間の共通配線 $Dx2 \sim Dx9$ は、例えば $Dx2$ 、 $Dx3$ を同一配線とすることもできる。

【0078】上述した単純マトリクス配置の電子源を用いて構成した画像形成装置について、図6と図9を用いて説明する。図9は、画像形成装置の表示パネルの一例を示す模式図であり、図6は、図9の画像形成装置に使用される蛍光膜の模式図である。

【0079】図9において、1は表面伝導型電子放出素子を複数配した電子源の基板、91は基板1を固定したリアプレート、96はガラス基板93の内面に蛍光膜94とメタルバック95等が形成されたフェースプレートである。92は、支持枠であり該支持枠92には、リアプレート91、フェースプレート96が低融点のフリットガラスなどを用いて、接合される。

【0080】84は、電子放出素子である。82、83は、表面伝導型電子放出素子の一对の素子電極と接続されたX方向配線及びY方向配線である。

【0081】外囲器（真空容器）98は、上述の如く、フェースプレート96、支持枠92、リアプレート91で構成される。リアプレート91は主に基板1の強度を補強する目的で設けられるため、基板1自体で十分な強度を持つ場合は別体のリアプレート91は不要とすることができ。即ち、基板1に直接支持枠92を封着し、フェースプレート96、支持枠92及び基板1で外囲器98を構成しても良い。一方、フェースプレート96、リアプレート91間に、スペーサーとよばれる不図示の支持体を設置することにより、大気圧に対して十分な強度をもつ外囲器98を構成することもできる。

【0082】図9は、蛍光膜を示す模式図である。蛍光膜94は、モノクロームの場合は蛍光体のみから構成することができる。カラーの蛍光膜の場合は、蛍光体の配列によりブラックストライプあるいはブラックマトリクスなどと呼ばれる黒色部材61と蛍光体62とから構成することができる。ブラックストライプ、ブラックマトリクスを設ける目的は、カラー表示の場合、必要となる三原色蛍光体の各蛍光体62間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜94における外光反射によるコントラストの低下を抑制することにある。ブラックストライプの材料としては、通常用いられている黒鉛を主成分とする材料の他、導電性があり、光の透過及び反射が少ない材料を用いることができる。ガラス基板93に蛍光体を塗布する方法は、モノクローム、カラーによらず、沈澱法、印刷法等が採用できる。蛍光膜94の内面側には、通常メタルバック95が設けられる。メタルバックを設ける目的は、蛍光体の発光のうち内面側への光をフェースプレート96側へ鏡面反射させることにより輝度を向上させること、電子ビーム加速電圧を印加するための電極として作用させること、外囲器内で発生した負イオンの衝突によるダメージから蛍光体を保護すること等である。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化処理（通常、「フィルミング」と呼ばれる。）を行い、その後A 50

1を真空蒸着等を用いて堆積させることで作製できる。

【0083】フェースプレート96には、更に蛍光膜94の導電性を高めるため、蛍光膜94の外側面に透明電極（不図示）を設けてもよい。

【0084】前述の封着を行う際には、カラーの場合は各色蛍光体と電子放出素子とを対応させる必要があり、十分な位置合わせを行う。

【0085】図9に示した画像形成装置の製造方法の一例を以下に説明する。電子源の活性化までは、すでに述べた方法により行う。この後安定化工程を行ってから、該電子源、画像形成部材、真空容器形成部材等をフリットガラスなどを用いて接合し、組立工程を行い、内部を排気して、排気管をバーナーなどを用いて加熱し封じきる。この後、必要に応じてゲッター処理を行っても良い。

【0086】或いは、組立工程を行った後、安定化工程を行っても良い。

【0087】図10は、この安定化工程に用いる装置の概要を示す模式図である。外囲器98は、排気管102を介して真空チャンバー103に連結され、さらにゲートバルブ104を介して排気装置105に接続されている。真空チャンバー103には、内部の圧力及び雰囲気中の各成分の分圧を測定するために、圧力計106、四重極質量分析器107等が取り付けられている。外囲器98内部の圧力などを直接測定することは困難であるため、該真空チャンバー103内の圧力などを測定する。

【0088】外囲器98を加熱して、80～250℃の適当な温度に保持しながら、イオンポンプ、ソーブションポンプなどのオイルを使用しない排気装置105よりの排気管102を通じて排気し、有機物質の十分少ない雰囲気にし、圧力計106及び四重極質量分析器107によりこれを確認した後、排気管をバーナーで熱して溶解させて封じきる（封止）。外囲器98の封止後の圧力を維持するために、ゲッター処理を行なうこともできる。これは、外囲器98の封止を行う直前あるいは封止後に、抵抗加熱あるいは高周波加熱等を用いた加熱により、外囲器98内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成する処理である。ゲッターは通常Ba等が主成分であり、該蒸着膜の吸着作用により、外囲器98内の雰囲気を維持するものである。

【0089】はしご型の配線を有する電子源を用いた、画像形成装置の製造方法も、上記と同様である。

【0090】図12は、はしご型配置の電子源を備えた画像形成装置におけるパネル構造の一例を示す模式図である。120はグリッド電極、121は電子が通過するため空孔、122はDox1, Dox2, . . . Doxmよりなるグリッド用容器外端子である。123は、グリッド電極120と接続されたG1, G2, . . . Gnからなる容器外端子である。

【0091】グリッド電極120は、表面伝導型放出素子から放出された電子ビームを変調するためのものであ

り、はしご型配置の素子と直交して設けられたストライプ状の電極に電子ビームを通過させるため、各素子に対応して1個ずつ円形の開口121が設けられている。グリッドの形状や設置位置は図12に示したものに限定されるものではない。例えば、開口としてメッシュ状に多数の通過口を設けることもでき、グリッドを表面伝導型放出素子の周囲や近傍に設けることもできる。

【0092】容器外端子122およびグリッド容器外端子123は、不図示の制御回路と電氣的に接続されている。

【0093】

【実施例】〔実施例1〕本発明により形成された電子放出素子は、図1A、Bに模式的に示される構成を有する。

【0094】工程-a

基板1として石英を用い、これを洗剤、純水及び有機溶剤により洗浄した後、フォトリソグRD-2000N（日立化成（株）製）をスピナーにより塗布（2500rpm、40秒）し、80℃25分間のプリベークを行った。

【0095】次いで、素子電極のパターンに対応するマスクを用いて、密着露光し、現像液を用いて現像、120℃、20分間のポストベークを行って、レジストマスクを形成した。

【0096】次いでNiを真空蒸着法より成膜した。成膜レートは0.3nm/sec.で膜厚を100nmとした。次いで、上記基板をアセトンに浸してレジストマスクを溶解し、リフトオフによりNiの素子電極2、3を形成した。電極間隙 $L_1$ は2 $\mu$ m、電極長は500 $\mu$ mである。（図2A）

【0097】工程-b

負極が形成された基板を、アセトン、イソプロパノール、酢酸ブチルで洗浄し乾燥した後、真空蒸着法によりCrを50nm成膜。次いでフォトリソグAZ1370（ヘキスト社製）をスピナーにより塗布（2500rpm、30秒）し、90℃、30分間のプリベークを行った。

【0098】次いでマスクを用いた露光と現像により、導電性薄膜の形状に対応する開口を形成、120℃、30分間のポストベークを行ってレジストマスクを形成した。

【0099】次いで、エッチャント（ $(\text{NH}_4)\text{Ce}(\text{NO}_3)_6/\text{HCl}/\text{H}_2\text{O}=17\text{g}/5\text{cc}/100\text{cc}$ ）に30秒間浸漬し、マスク開口部のCrエッチングし、次いでアセトンによりレジストを剥離しCrマスクを形成した。

【0100】次いで、有機Pd化合物の溶液（ccp-4230；奥野製薬（株）製）をスピナーで塗布（800rpm、30秒）し、300℃、10分間の焼成を行いPdO微粒子より成る導電性膜を形成した。

【0101】次いで、上記エッチャントに再度浸漬して、Crマスクを除去し、リフトオフにより、所望のパターンの、導電性膜4を形成した。（図2B）

【0102】工程-c（フォーミング工程）

次いで、上記の素子を図3に模式的に示した装置に設置し、不図示の排気装置により真空チャンバー35内を排気し、圧力が $1 \times 10^{-5}\text{Torr}$ 以下となつてから素子電極2、3の間に図4Bに示すような、波高値の漸増する三角波パルス印加した。パルス幅T1は1msec、パルス間隔T2は10msecとした。波高値が約5.0Vと成ったところで、フォーミングが完了した。

【0103】工程-d（第1の電圧印加工程である活性化工程）

次いで、排気装置により真空チャンバー35内を排気し、圧力が $1 \times 10^{-7}\text{Torr}$ 以下となつてから、トルニトリルを導入し、圧力を $1 \times 10^{-6}\text{Torr}$ とし、素子電極間に図15Aに示すような波高値一定で極性を反転させる矩形波パルスを繰り返し印加した。ここでパルス波高値は15V、パルス幅T3は1msec、パルス間隔T4は10msecとした。

【0104】工程-e（焼成工程）

次いで、真空チャンバー内に大気を導入した後に、基板の温度を400℃で10分程度保持した。

【0105】工程-f（第2の電圧印加工程である再活性化工程）

次いで、圧力が $1 \times 10^{-7}\text{Torr}$ 以下となつてから、トルニトリルを導入し、圧力を $1 \times 10^{-6}\text{Torr}$ とし、素子電極間に図13Aに示すような波高値一定で極性を反転させる矩形波パルスを繰り返し印加した。ここでパルス波高値は15V、パルス幅T3は1msec、パルス間隔T4は10msecとした。

【0106】工程-g

次いで、排気装置により真空チャンバー35内を排気しながら、素子を150℃に加熱し保持したところ、 $1 \times 10^{-8}\text{Torr}$ の圧力に到達した。

【0107】次いで素子を室温に戻した後、アノード電極34に8kVの電圧を印加し、素子電極間に波高値一定の矩形波パルスの電圧を印加して特性の測定を行った。なお、アノード電極と素子の間隔は4mmにセットした。

【0108】〔比較例1〕実施例1の工程e、fを行なわなかった以外は、実施例1と同様な工程で電子放出素子を形成した。

【0109】実施例1の電子放出素子の一定時間の駆動を行なったところ、素子電流Ifおよび放出電流Ieはほとんど低下しなかった。またこの駆動時間中に放電は発生しなかった。

【0110】次に比較例1の電子放出素子の一定時間の駆動を行なったところ、素子電流Ifおよび放出電流I

10

20

30

50

eは実施例1と同一時間の駆動において実施例1の素子よりも減少した。

【0111】次に透過型電子顕微鏡によって実施例1の電子放出素子の形態の断面観察を行なったところ、間隙6内のみならず、その周囲の導電性薄膜上にも炭素を有する膜が10nm程度以上の厚さで形成されている箇所が存在していることがわかった。

【0112】次にFIB-断面TEM法を用いて、実施例1の電子放出素子の形態の断面観察を行なった。ここで観察はイメージングプレートを用いてのデジタル記録で行なった。まず低倍率で観察したところ間隙6内の炭素を有する膜である部のみならず、その周囲の導電性薄膜上にも炭素を有する膜が10nm程度以上の厚さで形成されている箇所が存在していることがわかった。次により高倍率で間隙6内の炭素を有する膜である堆積物を観察したところ、下地（基体あるいは導電性膜あるいは素子電極）表面に対し略法線方向（ $<\pm 30^\circ$ ）に配向した格子縞が観察される箇所が広範囲に存在していた。さらに堆積物の格子縞の間隔を測定したところ、その間隔が概ね3.5~4.7Åの範囲にあることが観察された。さらに導電性薄膜上の炭素を有する膜である堆積物の観察像のフーリエ変換を行なって回折図形を得たところ、下地（基体あるいは導電性膜あるいは素子電極）表面に対し略法線方向（ $<\pm 30^\circ$ ）に強度極大を持つ回折リングが測定される箇所が広範囲に存在していた。また回折リングの強度極大の位置と回折図形の原点との距離から求めた格子縞の間隔が概ね3.5~4.7Åの範囲にあるように測定される箇所が存在していた。また強度極大のある方向の回折リングの強度を、それと直交する方向の回折リングの強度で除した比が2.5以上であると測定される箇所が存在していた。

【0113】一方同様な方法で比較例の電子放出素子の形態の断面観察を行なったところ、間隙6内とその近傍には炭素が形成されているが、導電性薄膜上に形成された炭素を有する膜は、実施例1の素子より形成された領域が少なかった。さらに高倍率で間隙6内の堆積物を観察したところ、下地（基体あるいは導電性膜あるいは素子電極）の表面に対し略法線方向に配向した格子縞が観察される箇所が存在していたが、実施例1の素子の方が下地表面に対し略法線方向に配向した格子縞がより広範囲に存在した。

【0114】〔実施例2〕本実施例は、図14に模式的に示したマトリクス配線の電子源を用いた画像形成装置（図9）の製造方法である。図14は本実施例により形成されたマトリクス配線の電子源の構成を模式的に示す部分平面図で、図14中の折れ線A-A'に沿った断面の構造を図15に示す。以下図16、17を参照して、電子源の製造工程を説明し、さらに画像形成装置の製造工程も説明する。

【0115】工程-A

洗浄した青板ガラス上にシリコン酸化膜をスパッタリング法により0.5μm形成し、これを基板として、この上にCr5nm、Au600nmを真空蒸着法により順次成膜した後、フォトリソグرافی技術により下配線82を形成した。（図16A）

【0116】工程-B

次いで厚さ1μmのシリコン酸化膜より成る層間絶縁層141をスパッタリング法により堆積する。（図16B）

【0117】工程-C

層間絶縁層にコンタクトホール142を形成するためのフォトリソパターンを作成、これをマスクとしてCF<sub>4</sub>とH<sub>2</sub>を用いたRIE（Reactive Ion Etching）法により、層間絶縁層141をエッチングした。（図16C）

【0118】工程-D

素子電極のパターンに対応する開口を有するフォトリソ（RD-2000N-41；日立化成社製）のマスクパターンを形成し、真空蒸着法により5nmのTi、100nmのNiを順次堆積、次いで有機溶剤によりフォトリソを除去してリフトオフにより素子電極5、6を形成した。素子電極の間隔L<sub>1</sub>は3μmとした。

（図16D）

【0119】工程-E

工程-Aと同様のフォトリソを用いたフォトリソグラフィ法により、5nmのTi、500nmのAuの積層構造を有する上配線83を形成した（図17E）

【0120】工程-F

実施例1の工程-bと同様のCrマスクを用いたリフトオフにより、PdO微粒子より成る導電性膜4を形成した。（図17F）

【0121】工程-G

コンタクトホール142以外を覆うレジストパターンを形成し、真空蒸着により、5nmのTi、500nmのAuを順次堆積し、レジストパターンを除去して不要な積層膜を除去してコンタクトホールの埋め込みを行い、フォーミング前の電子源基板を作成した。（図17G）

【0122】上記基板を用い、図9に示す構成の画像形成装置を作成した。

【0123】上記基板1をリアプレート91に固定し、基板の5mm上方にフェースプレートを支持枠92を介して配置し、接合部にフリットガラスを塗布し窒素雰囲気中で400℃に10分間保持して接合し、外囲器を形成した。フェースプレートの内面には蛍光膜94とメタルバック95が形成されている。蛍光膜94はストライプ形状（図6A）のものを採用し、印刷法により形成した。黒色導電材はグラファイトを主成分とする材質を用いた。メタルバックは、蛍光膜内面を平滑処理（フィルミング）した後、Alを真空蒸着することにより形成し

た。

【0124】上記の組立を行う際、蛍光体と電子放出素子との対応を正確に行う必要があり、十分に位置合わせを行った。なお、外囲器内にはゲッタ装置（不図示）も取り付けられている。

#### 【0125】工程－H

上記外囲器内を不図示の排気装置で排気し、実施例1の工程cと同様に三角波パルスを印加しフォーミング工程を行い、各導電性薄膜に間隙を形成した。

#### 【0126】工程－I

続いて、実施例1の工程dと同様にして第一の電圧印加工程である活性化工程を行った。但し、トルニトリルに代えてアクリロニトリルを分圧 $10^{-5}$ Torrで導入した。

#### 【0127】工程－J

さらに、実施例1の工程eと同様に、外囲器内に大気を導入し、外囲器を加熱することで炭素を有する膜の加熱工程（焼成工程）を行った。

#### 【0128】工程－K

続いて、実施例1の工程fと同様に第二の電圧印加工程である再活性化工程を行った。但し、トルニトリルに代えてアクリロニトリルを用いた。

#### 【0129】工程－L

ついで、実施例1の工程eと同様に外囲器内を排気しながら加熱し、安定化工程をおこなった結果、約3時間で内部の圧力が $1 \times 10^{-8}$ Torrに到達した。

【0130】以上の工程により作成された外囲器に不図示の駆動回路を取り付け、メタルバックに10kVの高電圧を印加し、TV信号を入力して画像を表示させたところ、放電と見られる現象は起きず、高輝度で高精細な画像が長時間に渡って安定に得られた。

【0131】〔実施例3〕実施例1の工程－d及びfの活性化工程を以下に示す工程D、Fに変更し、更に、実施例1の工程－e（焼成工程）を工程Fの後に行い、更には、下記工程－Dを再度行った。その後実施例1の工程－e及び、工程－gを行い、電子放出素子を形成した。

#### 【0132】工程－D、F

次いで、排気装置により真空チャンバー35内を排気しながら素子を $200^{\circ}\text{C}$ に加熱し保持し、圧力が $1 \times 10^{-7}$ Torr以下となつてから、加熱を止め、ベンゾニトリルを導入し、圧力を $1 \times 10^{-6}$ Torrとした。まず素子電極間に図13Bに示すような波高値を漸増させながら極性を反転させる矩形波パルスを繰り返し印加した。ここでパルス幅T3は1msec、パルス間隔T4は10msecとし、波高値を10Vから15Vまで35分間かけて漸増させた。その後に素子電極間に図13Aに示すような波高値一定で極性を反転させる矩形波パルスを繰り返し印加した。波高値は15V、パルス幅T3は1msec、パルス間隔T4は10msecと

した。

【0133】本実施例で作成した素子を実施例1と同様に観察したところ、基板表面に略平行方向に配向した格子縞が実施例1と同様に広範囲にわたって観察された。

#### 【0134】

【発明の効果】以上説明したように、本発明の電子放出素子の製造方法により得られた素子では、導電性薄膜に形成された間隙内の基体上及び、導電性薄膜上に堆積した炭素を有する膜が、膜厚が厚く、基体表面に対し略法線方向の配向性を有する格子縞を持つ様な、グラフィットに近い構造を有している。

【0135】このため、堆積物である炭素を有する膜の耐熱性が高くなり、その結果、電子放出素子の駆動時の温度上昇等による堆積物からの種々のガス放出や堆積物自身の組成変化等が抑制され、長時間に渡り安定な電子放出特性を有する電子放出素子が得られた。

【0136】また、前記したように堆積物からの種々のガス放出すなわち電子放出素子からの脱ガスが抑制されるため、電子放出素子近傍の局所的な分圧の上昇に起因すると思われる放電での電子放出素子の劣化現象も抑制された。

【0137】従って、本発明の電子放出素子を用いた電子源あるいは画像形成装置に於いては、高精細な画像を得るために多数の電子放出素子を高密度に配列しても非常に安定であり、また、より高いアノード電圧を印加することができるので、寿命が長く、信頼性が高く、高輝度で高品位な画像が得られる装置が実現できた。

【0138】さらには、導電性薄膜上に配された炭素を有する膜および、導電性薄膜が対向する間隙内に配された炭素を有する膜が、上記した様なグラフィットに近い構造を持っており、さらに、その配向性を有する方向が、基板表面に対し略法線方向であるため、電流が流れ易い向きになっている。このため、炭素を有する膜自身の抵抗が低くなることが予想され、微粒子膜による電気伝導に加え、抵抗の低い炭素を有する膜による電気伝導が得られる。その結果、電子放出素子自体の抵抗値を下げるのが期待される。従って、本発明の製造方法により得られた素子に於いては、炭素を有する膜が電極上にまで形成されることにより一層の低抵抗化が図られる。

【0139】さらには、本発明の製造方法により得られた素子を大面積に数多く配列形成した画像形成装置に於いても、素子固有の抵抗が低いため、輝度ばらつきなどが少なく、高精細で大面積の画像形成装置が実現できた。

#### 【図面の簡単な説明】

【図1】本発明の製造方法により得られた電子放出素子の構成を示す模式的平面図および断面図である。

【図2】本発明の電子放出素子の製造工程の一部を示す模式図である。

【図3】測定評価機能を備えた真空処理装置の一例を示す

す模式図である。

【図4】本発明の電子放出素子の製造工程の一部であるフォーミング工程に用いる事のできる電圧波形の一例を示す模式図である。

【図5】従来の表面伝導型電子放出素子の構成を示す模式的平面図および断面図である。

【図6】蛍光膜の一例を示す模式図である。

【図7】本発明の製造方法により得られた電子放出素子の放出電流 $I_e$ 、素子電流 $I_f$ と素子電圧 $V_f$ の関係を示す模式図である。

【図8】本発明の製造方法により得られた電子放出素子を単純マトリクス配置した電子源に適用した一例を示す模式図である。

【図9】本発明の製造方法により得られた電子放出素子を画像形成装置に適用した一例を示す模式図である。

【図10】本発明の製造方法により得られた電子放出素子を画像形成装置に適用する際の画像形成装置の製造工程において使用される真空処理装置の一例を示す模式図である。

【図11】本発明の製造方法により得られた電子放出素子を梯子配置した電子源に適用した一例を示す模式図である。

【図12】本発明の製造方法により得られた電子放出素子を画像形成装置に適用した他の一例を示す模式図である。

【図13】本発明の製造方法である活性化工程に用いる事のできる電圧波形の一例を示す模式図である。

【図14】本発明の製造方法により得られた電子放出素子を単純マトリクス配置した電子源に適用した一例を示す模式図である。

【図15】図14の折れ線A-A'に沿った部分断面模式図である。

【図16】本発明の実施例に係わる電子源の製造工程の一部を説明するための模式図である。

【図17】本発明の実施例に係わる電子源の製造工程の一部を説明するための模式図である。

【図18】本発明の炭素を有する膜の格子縞および配向性を示す模式図である。

【符号の説明】

1 基板

2、3 電極

4 導電性薄膜

5 電子放出部

10 堆積物

30 素子電極2、3間の導電性薄膜4を流れる素子電流 $I_f$ を測定するための電流計

31 電子放出素子に素子電圧 $V_f$ を印加するための電源

32 電子放出素子から放出された放出電流 $I_e$ を測定するための電流計

33 アノード電極34に電圧を印加するための高圧電源

34 電子放出素子から放出される電子を加速および補足するためのアノード電極

35 真空容器

61 黒色部材

62 蛍光体

81 電子源基板

82 X方向配線

83 Y方向配線

84 電子放出素子

91 リアプレート

92 支持枠

93 ガラス基板

94 蛍光膜

95 メタルバック

96 フェースプレート

98 外囲器

102 排気管

30 103 真空チャンバー

104 ゲートバルブ

105 排気装置

106 圧力計

107 Q-mass

111 電子放出素子

112 共通配線

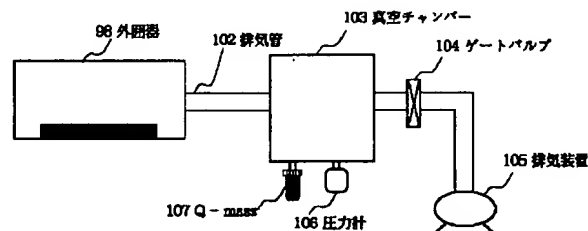
122 容器外端子

123 グリッド用容器外端子

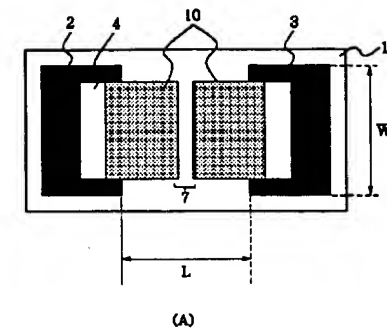
141 層間絶縁層

40 142 コンタクトホール

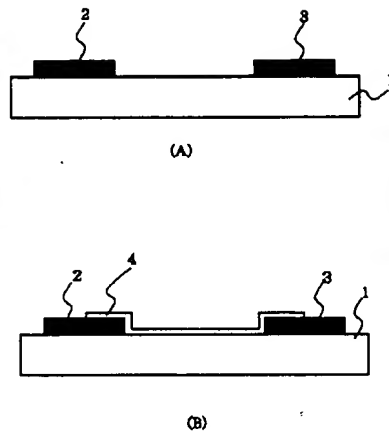
【図10】



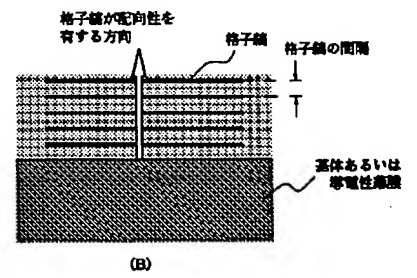
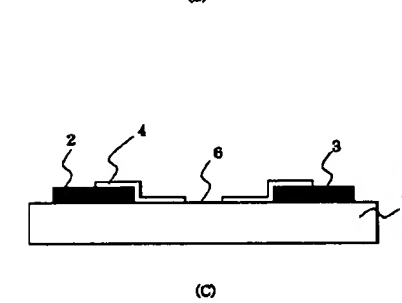
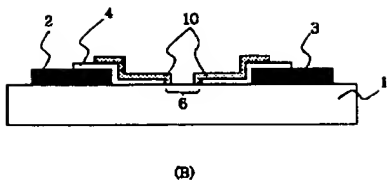
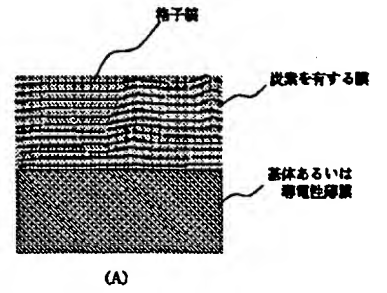
【図1】



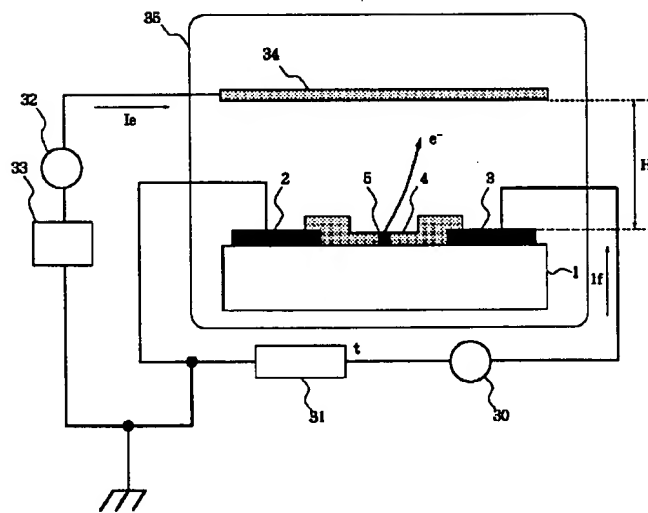
【図2】



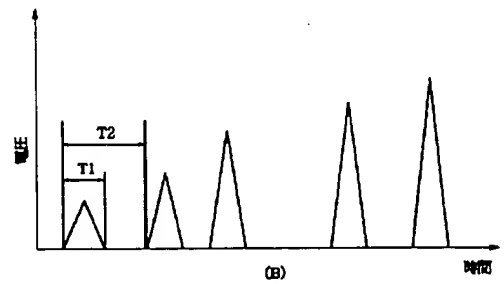
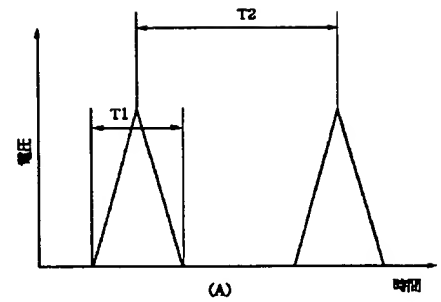
【図18】



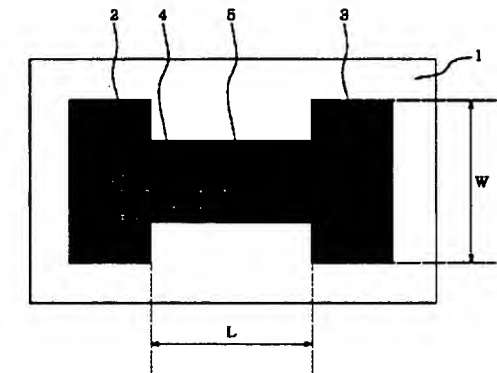
【図3】



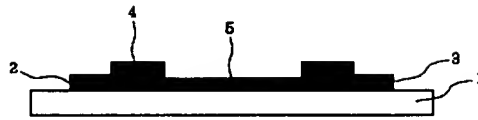
【図4】



【図5】

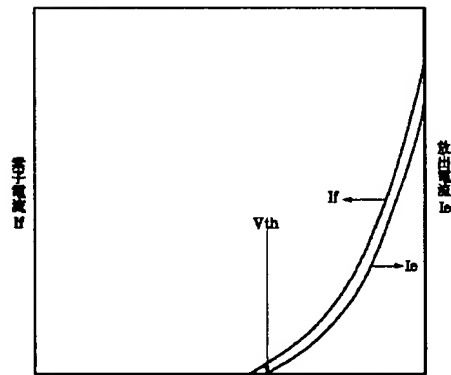


(a)

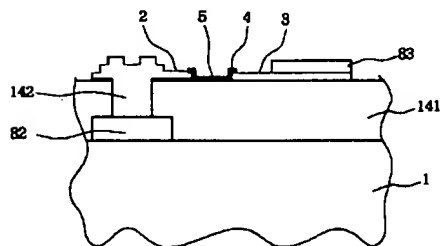


(b)

【図7】

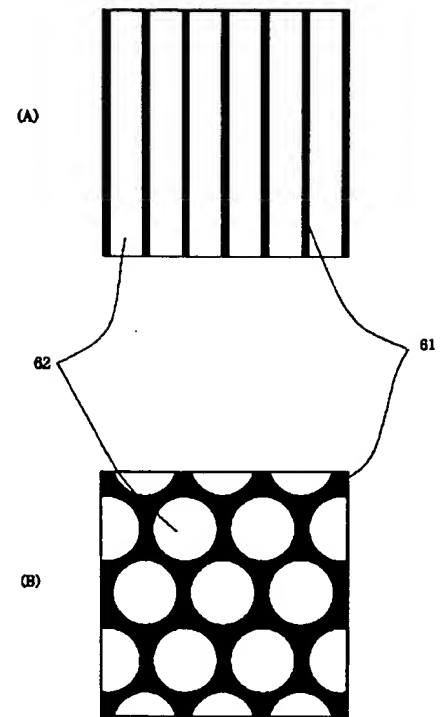
ゲート電圧  $V_g$ 

【図15】

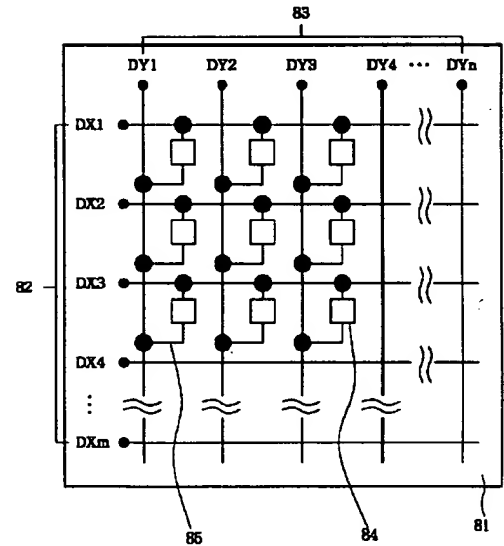


A-A' 断面図

【図6】

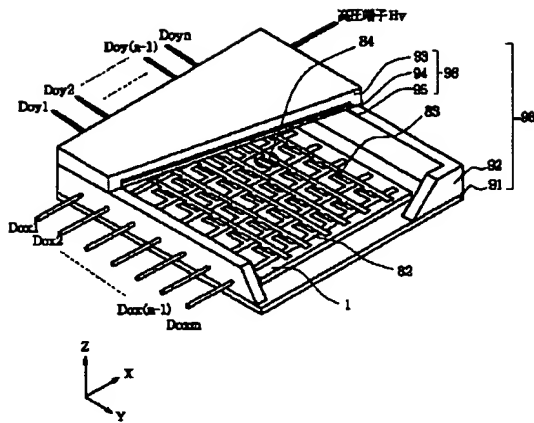


【図8】

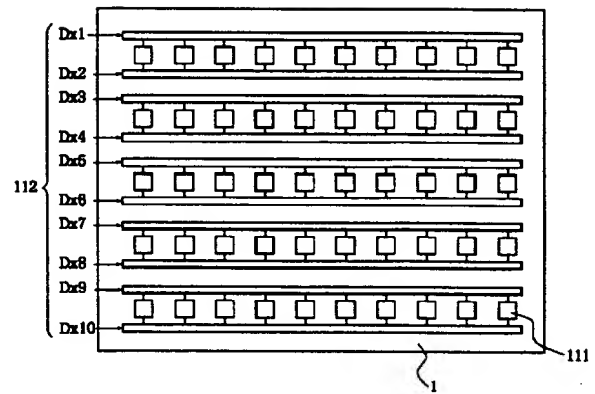




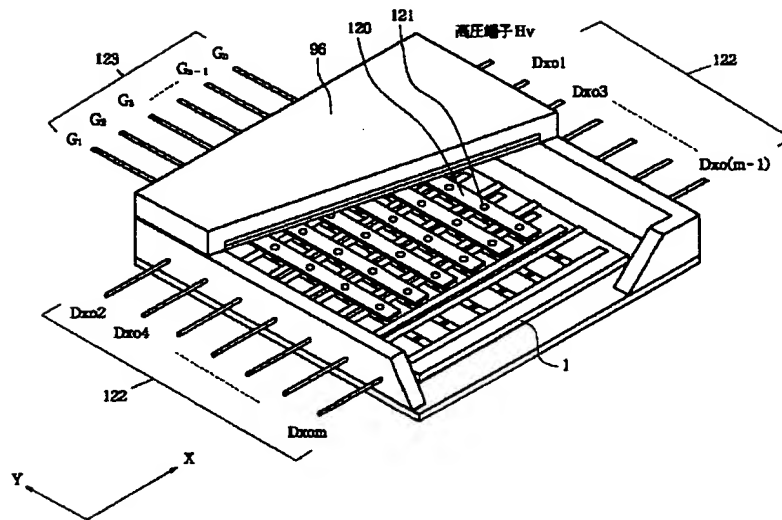
【図9】



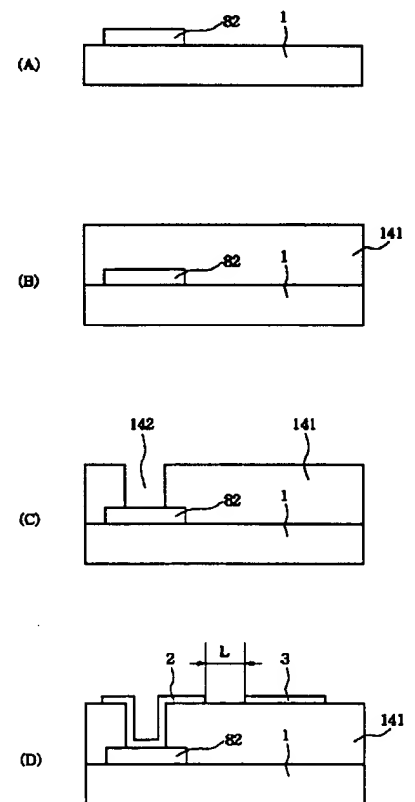
【図11】



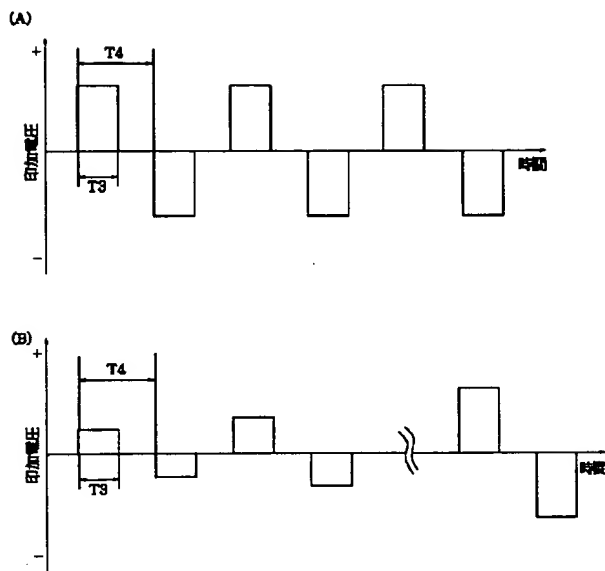
【図12】



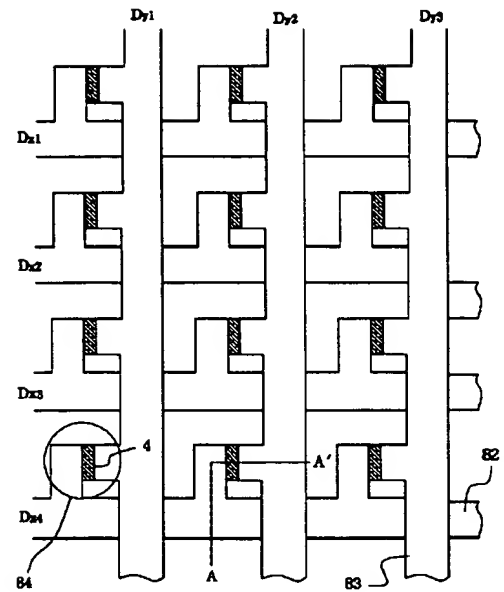
【図16】



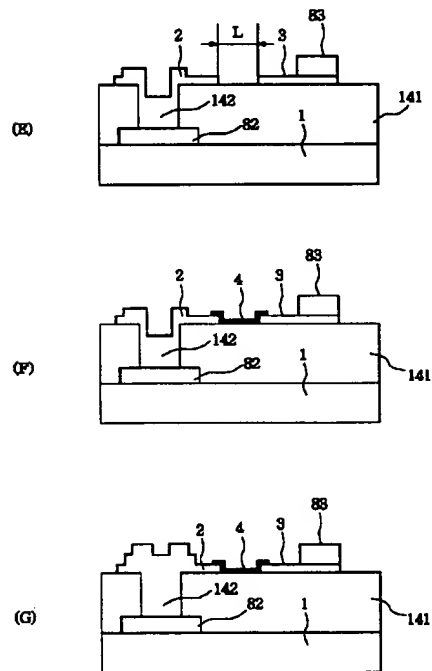
【図13】



【図14】



【図17】



フロントページの続き

(72)発明者 元井 泰子  
東京都大田区下丸子3丁目30番2号キャノ  
ン株式会社内

(72)発明者 中村 久美  
東京都大田区下丸子3丁目30番2号キャノ  
ン株式会社内

(72)発明者 柴田 雅章  
東京都大田区下丸子3丁目30番2号キャノ  
ン株式会社内

(72)発明者 山野辺 正人  
東京都大田区下丸子3丁目30番2号キャノ  
ン株式会社内  
Fターム(参考) 5C031 DD09  
5C036 EF01 EF06 EG02 EG12